

CURRICULUM VITAE

FORMATO EUROPEO PER IL CURRICULUM VITAE



INFORMAZIONI PERSONALI

Nome e Cognome

Riccardo Tedeschi

Data di nascita

18/02/1998

Telefono

[REDACTED]

Telefono cellulare

[REDACTED]

Indirizzo posta elettronica

[REDACTED]

Indirizzo Pec

Istruzione
e formazione

• Date (da – a)

01/11/2023-Presente

• Nome e tipo di istituto
di istruzione o formazione

Università di Bologna

• Qualifica da conseguire

Corso di dottorato in Ingegneria elettronica, telecomunicazioni e tecnologie dell'informazione

• Principali materie /
abilità
professionali oggetto dello
studio

- Digital Design (Progettazione front end e back end)
- Architetture dei calcolatori (RISC-V)
- Sistemi elettronici ad alta affidabilità
- Tecniche di Fault Tolerance

• Date (da – a)

2020-15/09/2023

• Nome e tipo di istituto
di istruzione o formazione

Università di Bologna

• Qualifica conseguita

Laurea Magistrale in Ingegneria Elettronica

• Principali materie /
abilità
professionali oggetto dello
studio

- Digital Design (Progettazione front end e back end)
- Architetture dei calcolatori (RISC-V)
- Sistemi elettronici ad alta affidabilità

• Date (da – a)

2017-2020

• Nome e tipo di istituto
di istruzione o formazione

Università di Bologna

• Qualifica conseguita

Laurea Triennale in Ingegneria Elettronica e Telecomunicazioni

MADRELINGUA

Italiano

ALTRE LINGUE

- Capacità di lettura
- Capacità di scrittura
- Capacità di espressione orale

Inglese

Eccellente (C1)

Eccellente (C1)

Eccellente (C1)

**CAPACITÀ E COMPETENZE
TECNICHE***Con computer, attrezzature
specifiche, macchinari, ecc.*

- Linguaggi HDL: SystemVerilog, Verilog
- Strumenti EDA: Synopsis Design Compiler, Cadence Innovus, Mentor QuestaSim
- Linguaggi di programmazione: C, TCL, Python, MATLAB

ALTRO (PARTECIPAZIONE A
CONVEGNI, SEMINARI,
PUBBLICAZIONI,
COLLABORAZIONI A RIVISTE, ECC.
ED OGNI ALTRA INFORMAZIONE
CHE IL COMPILANTE RITIENE
DI DOVER PUBBLICARE)

Tesi di Laurea Magistrale realizzata in collaborazione con STMicroelectronics e
ARCES "Ercole De Castro"

Titolo: "A low-cost fault tolerant technique for microcontroller-class RISC-V
processors"

Relatore: prof. Davide Rossi

Correlatori: dott. ing. Alessandro Nadalini, dott. ing. Filippo Grillotti

Argomenti trattati:

- Descrizione RTL di un processore (SystemVerilog) ridondato temporalmente
- Analisi dell'implementazione in tecnologia GF22
- Valutazione PPA (Power, Performance e Area) e affidabilità

ALLEGATI

1. Autocertificazione della Laurea Magistrale con esito della prova finale e degli esami sostenuti (tedeschi_autocertificazione_magistrale.pdf)
2. Autocertificazione della Laurea Triennale con esito della prova finale e degli esami sostenuti (tedeschi_autocertificazione_triennale.pdf)