

FORMATO EUROPEO
PER IL CURRICULUM
VITAE



INFORMAZIONI PERSONALI

Nome **ANDREA LICO**
Indirizzo

Nazionalità

ESPERIENZA LAVORATIVA

- Date (da – a) 01/2022 – in corso
- Nome e indirizzo del datore di lavoro Laboratorio congiunto “ARCES” (Advanced Research Center on Electronic Systems) – STMicroelectronics, Viale Carlo Pepoli, 3/2, 40123, Bologna BO
- Tipo di azienda o settore Università
- Tipo di impiego Dottorato di Ricerca
- Principali mansioni e responsabilità Titolo del Progetto: Design of analog integrated circuit for Analog In-Memory Computing.
Attività svolta nell'ambito della collaborazione con STMicroelectronics e l'Università di Pavia, avente come obiettivo la realizzazione di un prototipo AIMC per l'esecuzione di un prodotto matrice-vettore in memoria. L'attività è principalmente focalizzata sulla progettazione di circuiti analogici in tecnologia 28-nm FDSOI, che consentono una regolazione precisa della tensione di lettura imposta sulle bit line della matrice di memoria durante il calcolo. In questo contesto, sono stati progettati anche un generatore di clock basato su un oscillatore controllato in corrente e un generatore di impulsi per la programmazione delle celle di memoria PCM (Cadence Virtuoso). Caratterizzazione sperimentale di un prototipo precedentemente progettato in 90nm: misurazione, raccolta dati ed elaborazione (Matlab). Scrittura di quattro articoli per riviste scientifiche e partecipazione a due conferenze internazionali.
- Date (da – a) 02/2023 –01/2024
- Nome e indirizzo del datore di lavoro STMicroelectronics, Via Adolfo Ferrata, 4, 27100 Pavia PV
- Tipo di azienda o settore Impresa
- Tipo di impiego Dottorato di Ricerca (periodo in impresa)
- Principali mansioni e responsabilità Progettazione, analisi e simulazione di circuiti per la regolazione della tensione di lettura imposta sulle bit line della matrice di memoria durante il calcolo in memoria.

• Date (da – a)	04/2021 – 12/2021
• Nome e indirizzo del datore di lavoro	Laboratorio congiunto “ARCES” (Advanced Research Center on Electronic Systems) – STMicroelectronics, Viale Carlo Pepoli, 3/2, 40123, Bologna BO
• Tipo di azienda o settore	Università
• Tipo di impiego	Assegno di Ricerca
• Principali mansioni e responsabilità	Sviluppo di un prototipo circuitale, dalla fase di progettazione a quella di layout, utilizzando la tecnologia CMOS a 90nm, in grado di effettuare un prodotto vettore-vettore in memoria. Il prototipo presenta una tecnica di compensazione hardware che riduce l'effetto di deriva temporale delle celle PCM.

ISTRUZIONE E FORMAZIONE

• Date (da – a)	10/2016 – 03/2021
• Nome e tipo di istituto di istruzione o formazione	ALMA MATER STUDIORUM – Università di Bologna
• Principali materie / abilità professionali oggetto dello studio	Progettazione di circuiti integrati analogici e digitali, elettronica di potenza, fisica dei semiconduttori. Titolo della tesi: “Progetto di circuiti integrati per Analog In-Memory Computing basato su PCM”
• Qualifica conseguita	Laurea magistrale in Ingegneria Elettronica, voto: 110 con lode.
• Date (da – a)	11/2022
• Qualifica conseguita	Esame di Stato

CAPACITÀ E COMPETENZE PERSONALI

PRIMA LINGUA

ITALIANO

ALTRE LINGUE

INGLESE

- Capacità di lettura
- Capacità di scrittura
- Capacità di espressione orale

BUONO

BUONO

BUONO

CAPACITÀ E COMPETENZE RELAZIONALI

Attitudine al confronto costruttivo. Personalità amichevole. Intelligenza emotiva e sensibilità multiculturale.

CAPACITÀ E COMPETENZE ORGANIZZATIVE

Capacità di lavorare in gruppo, comunicare efficacemente con le persone e instaurare rapporti di fiducia tra colleghi. Puntualità e adattabilità. Inclinação verso la responsabilità e la dedizione al lavoro.

CAPACITÀ E COMPETENZE TECNICHE

Esperienza nella progettazione di circuiti integrati utilizzando strumenti EDA (Cadence Virtuoso, LTSpice, Xilinx Design Suite).
Esperienza nella realizzazione di layout di circuiti integrati.
Esperienza nel testing di circuiti integrati e nell'utilizzo di strumenti di laboratorio per la caratterizzazione sperimentale (alimentatori,

multimetro, oscilloscopio)

Esperienza nella programmazione di FPGA.

Conoscenza dei linguaggi di descrizione dell'hardware VHDL e Verilog e dei linguaggi di programmazione C e Bash Shell Scripting.

Conoscenza dei software Matlab e Microsoft Office (Word, Excel, Power Point)

PATENTE O PATENTI

B

ULTERIORI INFORMAZIONI

Pubblicazioni:

[2023] A binary pattern matching task performed in an ePCM-based Analog In-Memory Computing Unit, 54th Annual Meeting of the Associazione Società Italiana di Elettronica (SIE), F. Zavalloni, A. Antolini, **A. Lico**, E. Franchi Scarselli, R. Zurla, M. L. Torres, M. Pasotti.

[2023] Combined HW/SW Drift and Variability Mitigation for PCM-based Analog In-memory Computing for Neural Network Applications, IEEE Journal on Emerging and Selected Topics in Circuits and Systems, Antolini A., Paolino Carmine, F. Zavalloni, **A. Lico**, Franchi Scarselli E., Pareschi F., Mangia M., Rovatti R., Setti G., Torres M. L., Carissimi M., Pasotti M.

[2023] Decoding Algorithms and HW Strategies to Mitigate Uncertainties in a PCM-Based Analog Encoder for Compressed Sensing, Journal of Low-Power Electronics and Applications, 2023, 13, pp. 17 - 29. Paolino, Carmine; Antolini, A.; Zavalloni, F.; **Lico, A.**; Franchi Scarselli, E.; Mangia, M.; Marchioni, A.; Pareschi, F.; Setti, G.; Rovatti, R.; L. Torres, M.; Carissimi, M.; Pasotti, M.

[2022] An embedded PCM Peripheral Unit adding Analog MAC In-Memory Computing Feature addressing Non-linearity and Time Drift Compensation, 2022 IEEE 48th European Solid State Circuits Conference (ESSCIRC). A. Antolini, **A. Lico**, E. Franchi Scarselli, A. Gnudi, L. Perilli, M. L. Torres, M. Carissimi, M. Pasotti, R. Canegallo.

[2022] Phase Change Memories in Smart Sensing Solutions for Structural Health Monitoring, «Journal of Computing in Civil Engineering», 2022, 36. Said Quqa, A. Antolini, E. Franchi Scarselli, A. Gnudi, **A. Lico**, M. Carissimi, M. Pasotti, R. Canegallo, L. Landi, P. P. Diotallevi.

[2022] Phase-change memory cells characterization in an analog in-memory computing perspective, in: 2022 17th Conference on Ph.D Research in Microelectronics and Electronics (PRIME). Antolini, A.; **Lico, A.**; Scarselli, E. Franchi; Carissimi, M.; Pasotti, M.

Brevetti:

[2022] Signed and Binary Weighted Computation for an In-Memory Computation System. M. Pasotti, M. Carissimi, A. Gnudi, E. Franchi Scarselli, A. Antolini, **A. Lico**. Patent n. US2023326499A1

[2022] Compensated Analog Computation for an In-Memory Computation System, M. Pasotti, M. Carissimi, A. Gnudi, E. Franchi Scarselli, A. Antolini, **A. Lico**. Patent n. US2023326524A1

[2021] In-Memory Computation System With Drift Compensation Circuit. M. Pasotti, M. Carissimi, A. Gnudi, E. Franchi Scarselli, A. Antolini, **A. Lico**. Patent n. US2023326524A1

Data

Firma

05/04/24