



**FORMATO EUROPEO
PER IL CURRICULUM
VITAE**



INFORMAZIONI PERSONALI

Nome **Gianmarco Ottavi**
Indirizzo **21, Via Trento e Trieste, 61033, Fermignano, Italia**
Nazionalità **Italiana**

ESPERIENZA LAVORATIVA

- Date (da – a) **Febbraio 2020 ad oggi.**
- Nome e indirizzo del datore di lavoro **Alma Mater Studiorum, Università di Bologna**
- Tipo di azienda o settore **Ricerca Universitaria**
 - Tipo di impiego **Assegno di ricerca**
 - Principali mansioni e responsabilità **Progetti correnti:**
 - Implementazione di istruzioni RISC-V compliant per il processore vettoriale Ara, in particolare, implementazione delle istruzioni segmented load/store.
 - Implementazione di un sistema cache-coherent composto da core RISC-V per la piattaforma al-sagr. Il sistema è basato sul framework openpiton.
- Progetti precedenti:**
 - Ottimizzazione di un processore Application class RISC-V. In particolare, analisi delle performance ed individuazioni di bottleneck architetturali da cui sono state applicate ottimizzazioni nel backend ed e' stato sviluppato un nuovo Branch predictor piu' performanti (gshare).



- Implementazione di acceleratore in-memory computing per la piattaforma PULP. Il lavoro comprendeva lo sviluppo del sottosistema digitale per un array basato su memorie PCM utilizzate per fare computazioni nel dominio analogico. Su questo lavoro è stata fatta una pubblicazione accettata alla conferenza di AICAS 2021. Successivamente è stata fatta un'estensione sul lavoro migliorando le performance con approfondimenti di inferenze end-to-end della DNN MobilnetV2. Questa è stata pubblicata su JETCAS 2022.
- Sviluppo Frontend per il tapeout a 65 nm di un sistema multiprocessore per inferenza di DNN at-edge. Il sistema comprendeva 16 core i quali supportano l'utilizzo di precisioni ridotte (descritte con più dettaglio nel seguente punto) per l'inferenza di reti quantizzate. In aggiunta il sistema presenta la possibilità di eseguire le istruzioni in Lockstep trasformandosi da sistema MIMD a SIMD permettendo un clock-gating aggressivo con conseguente risparmio in termini di energia del 40%.
- Sviluppo di estensioni RISC-V per l'inferenza di reti Quantizzate. Le estensioni permettevano di cambiare dinamicamente la precisione delle unità funzionali in modo da permettere l'esecuzione di operazioni a precisioni ridotte sub-byte (4 e 2-bit) e precisione mista (tutte le combinazioni da 16 a 2-bit, ad esempio 8x4). Questo permettono l'aumento di performance da 2 a 7x rispetto ad un processore senza estensione grazie allo spaccettamento dei dati eseguito in hardware piuttosto che in software.

ISTRUZIONE E FORMAZIONE

- Date (da – a) **Settembre 2016 a dicembre 2019**
- Nome e tipo di istituto di istruzione o formazione **Laurea Magistrale in Ingegneria Elettronica presso l'Università di Bologna. Laureato con 110/110 e lode.**
- Date (da – a) **Settembre 2010 a Marzo 2016**
- Nome e tipo di istituto di istruzione o formazione **Laurea Triennale in Ingegneria Elettronica e delle Telecomunicazioni presso l'Università di Bologna. Laureato con 90/110.**



CAPACITÀ E COMPETENZE

PERSONALI

Acquisite nel corso della vita e della carriera ma non necessariamente riconosciute da certificati e diplomi ufficiali.

PRIMA LINGUA

Italiano

ALTRE LINGUE

Inglese

- Capacità di lettura
- Capacità di scrittura
- Capacità di espressione orale

Eccellente

Eccellente

Eccellente

CAPACITÀ E COMPETENZE RELAZIONALI

Vivere e lavorare con altre persone, in ambiente multiculturale, occupando posti in cui la comunicazione è importante e in situazioni in cui è essenziale lavorare in squadra (ad es. cultura e sport), ecc.

Competenze relazionali acquisite durante i 3 anni di assegno di Ricerca ed inizio dottorato, in particolare è stato richiesto la collaborazione con i miei colleghi (italiani e non) per portare a termine progetti e per la pubblicazione delle nostre ricerche scientifiche.

Le collaborazioni non sono state solamente interdipartimentali ma anche con altre università (in particolar modo ETH di Zurigo) e le varie aziende che hanno partecipato ai nostri progetti di ricerca.

CAPACITÀ E COMPETENZE ORGANIZZATIVE

Ad es. coordinamento e amministrazione di persone, progetti, bilanci; sul posto di lavoro, in attività di volontariato (ad es. cultura e sport), a casa, ecc.

Come per le relazioni personali, anche a livello di progetto durante i 3 anni di assegno di ricerca ho acquisito competenze organizzative per via dell'elevata complessità degli argomenti trattati. È stato necessario la suddivisione di task e comunicazione per portare a compimento i progetti svolti.

Inoltre, ho seguito diversi tesisti e studenti durante i miei corsi di tutorato nell'università di Bologna



CAPACITÀ E COMPETENZE
TECNICHE
*Con computer, attrezzature
specifiche, macchinari, ecc.*

Linguaggio di descrizione hardware (HDL):

- Systemverilog.

Linguaggio di programmazione software:

- C;
- Python;

EDA Tools:

- Synopsys Design Compiler;
- Synopsys Fusion Compiler;
- Cadence Innovus;
- Cadence Xcelium;
- Mentor Modelsim.

ALLEGATI

- 1) Lista delle pubblicazioni scientifiche.
- 2) Autocertificazione Laurea Magistrale

Data

09/07/2022

Firma